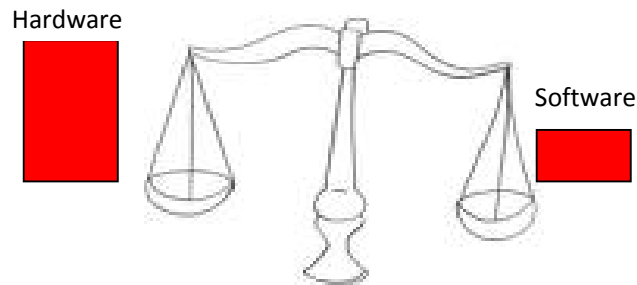


Vitor Amadeu Souza

vitor@cerne-tec.com.br

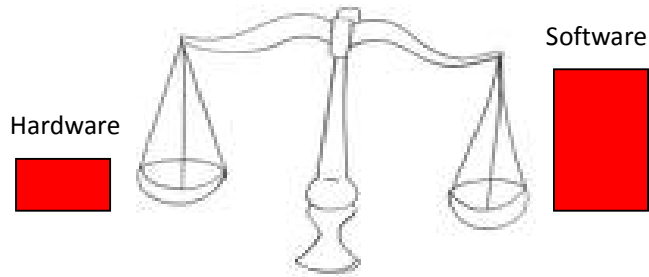
Arquitetura RISC e CISC

Antes de começar a falar da arquitetura RISC (Reduced Instruction Set Computer – Computador de Set de Instruções Reduzidos) irei comentar o funcionamento da arquitetura CISC (Complex Instruction Set Computer – Computador de Set de Instruções Complexo). A arquitetura CISC é aquela que faz uso de um set de instruções muito poderoso, onde podemos encontrar por exemplo instruções de comparação e salto, multiplicação, divisão dentre outros. Desta forma, o software que irá rodar em um processador que faz uso da tecnologia CISC procura usar estes recursos, “aliviando” assim o código de programa já que é possível encontrar diversas instruções com mais recursos nesta arquitetura. Desta forma, poderíamos colocar na “balança” o aspecto software e hardware de um projeto feito na arquitetura CISC, ele ficaria por exemplo como na figura abaixo:

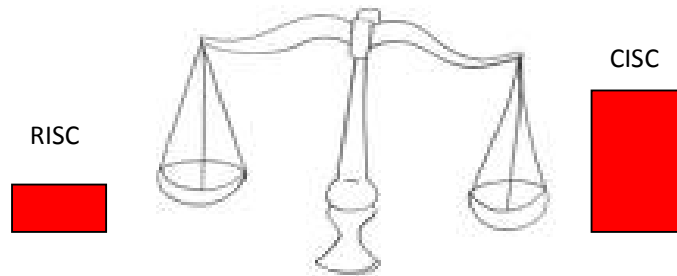


Vejam que pelo fato da arquitetura CISC ter um Hardware mais implementado, o software pode fazer uso destes e ficar com um código menor se comparado a outras arquiteturas. Poderíamos assim considerar os seguintes pontos positivos e negativos da arquitetura CISC: Positivos temos Instruções assembly mais poderosas e Menor tempo para executar tais instruções. Como negativos podemos citar um hardware mais complexo, há uma maior custo em construir tais chips e a velocidade de processamento dos mesmos fica prejudicada em função do calor gerado pelos transistores.

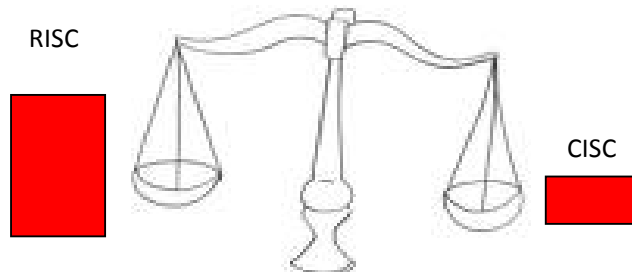
Agora vamos entender melhor a arquitetura RISC. Diferente da CISC, esta arquitetura tem um conjunto de instruções bem menor, por isso o nome RISC (Set de Instruções Reduzido). Ou seja, se montarmos novamente nossa balança, poderíamos ter algo parecido com o que está abaixo:



Vejam que neste caso o software deve compensar a ausência de várias instruções que não estão implementadas na arquitetura RISC. Desta forma, o programador do chip deverá construir instruções no software como por exemplo multiplicação e divisão. Podemos agora comparar as duas arquiteturas diretamente, por exemplo no quesito custo, a arquitetura RISC apresenta um custo de produção menor pois como pudemos ver ele tem um hardware mais simples, transferindo grande parte das instruções mais complexas para o software. Desta forma, podemos fazer a seguinte balança referente a custo de produção:



Agora quando a velocidade de processamento do RISC também é superior já que possui menos transistores esquenta menos e pode operar a uma frequência maior, veja o gráfico comparativo abaixo referente a velocidade de processamento:



Em relação ao tempo para executar determinadas instruções, o CISC pode ser superior pelo fato já apresentado referente ao recurso de hardware disponível no mesmo. Isso pode ser compensado no RISC já que ele possui um processamento em MIPS (Milhões de Instruções Por Segundo) normalmente maior que o CISC. Testes recentes de benchmark demonstram que no final as duas tecnologias mostram resultados bem equiparados, não tendo grandes vantagens de uma em relação a outra. Ultimamente os fabricantes tem aderido a idéia de processador híbrido, que usa os melhores pontos de uma tecnologia e outra transformando assim em um chip híbrido.